



**Le parcours Recherche ESA est en habilitation  
partagée entre l'ENSEA et l'UCP**



Ecole Nationale  
Supérieure  
de l'Electronique  
et de ses Applications

**MASTER Sciences et Technologie**

**Mention Informatique et Ingénierie des Systèmes Complexes**

**Parcours**

**ELECTRONIQUE DES SYSTEMES AUTONOMES (ESA)**

Responsables : Emmanuelle BOURDEL

E.N.S.E.A.  
Anthony CARQUEIJEIRO  
Secrétariat du Master Spécialité ESA  
6 Avenue du Ponceau  
95014 Cergy Cedex  
tél. : 01.30.73.62.63  
Email : [masteresa@ensea.fr](mailto:masteresa@ensea.fr)

Pré-inscription jusqu'au 30 juin



## **1 - Objectifs pédagogiques**

Le parcours recherche « Electronique des Systèmes Autonomes » vise à donner aux étudiants des compétences pluridisciplinaires en architecture, méthodologie de conception, modélisation des systèmes embarqués sur puce mixtes analogiques/numériques, systèmes de communications, systèmes basse consommation et systèmes reconfigurables.

A travers un enseignement diversifié, les étudiants acquièrent des compétences transversales utiles dans les activités pluridisciplinaires qu'ils seront amenés à exercer.

Le caractère applicatif des thèmes abordés permet aux étudiants de s'orienter soit vers une thèse dans un cadre universitaire ou industriel (CIFRE), soit vers un emploi dans l'industrie en recherche et développement.

## **2 - Conditions d'admission**

L'admission en M2 recherche s'effectue sur dossier. L'inscription est ouverte :

- aux étudiants de niveau M1 des différentes spécialités de la "Mention Informatique et Ingénierie des Systèmes Complexes", sous réserve de prérequis;
- aux étudiants de niveau M1, sous réserve de prérequis;
- aux élèves de troisième année d'écoles d'ingénieurs du site de Cergy-Pontoise
- aux étudiants diplômés de niveau bac+5
- aux ingénieurs diplômés cherchant une spécialisation;
- dans le cadre de la valorisation des acquis de l'expérience après instruction d'un dossier spécifique et entretien.

## **3 - Contenu de la formation**

La formation est dispensée sous la forme d'unités d'enseignement. Celles-ci s'articulent autour de deux domaines de compétence :

- Systèmes intégrés hétérogènes
- Architecture des systèmes embarqués

Chaque étudiant suit 5 unités d'enseignement constituant le tronc commun et choisit 4 unités d'enseignement de spécialité parmi la liste détaillée plus bas. Ce choix se fera au cours du premier trimestre et devra être validé par l'équipe de formation qui veille à la cohérence pédagogique.

Le déroulement de la formation est le suivant :

### **Premier semestre**

- 9 unités d'enseignement (UE) de 20 H chacune et de 27 ECTS (3 ECTS chacune)
  - 5 constituent un tronc commun
  - 4 autres unités d'enseignement de spécialité sont à choisir dans une liste
- 1 UE Management de l'innovation et Entrepreneuriat (3 ECTS)

## **Le second semestre**

- 1 UE d'anglais (3 ECTS)
- 1 Projet d'Initiation à la recherche (7 ECTS) :
  - Le projet d'Initiation à la recherche est un travail de synthèse comprenant bibliographie, analyse théorique et mise en pratique. Il permet d'apprécier la capacité de l'étudiant à appréhender un des champs disciplinaires du Master. L'étudiant est encadré pendant la période du mini-projet par un enseignant.
- 1 stage dans un laboratoire de recherche universitaire ou industriel (20 ECTS) :
  - le stage constitue une part très importante de la formation. Ce stage validé par le directeur du Master doit s'effectuer sur un sujet de recherche au sein d'un laboratoire universitaire ou industriel. Parmi nos partenaires pouvant accueillir les stagiaires citons :

### ***Laboratoire d'appui***

ETIS (Equipes Traitement de l'Information et Systèmes, UMR8051), ENSEA-UCP-CNRS

### **Autres laboratoires pouvant accueillir les étudiants en stage (liste non-limitative)**

#### ***Laboratoires locaux***

ECS-Lab, EPMI, SATIE (UMR8029) antenne de Cergy, Johnson Controls Automotive (Osny), SAGEM (Cergy), Thalès Broadcast and Multimedia (Conflans Sainte Honorine), EADS (Les Mureaux), SYRTEM (Franconville)

#### ***Laboratoires nationaux***

LIP6 (UMR7606) à l'Université Pierre-et-Marie-Curie, IEF (UMR8622) à l'Université Paris-Sud, LSS (UMR8506) à Supélec, LRV (FRE2659) à l'Université de Versailles-Saint-Quentin, LVR (EA2078) à Bourges, LAAS (UMR8001) à Toulouse, TRT (UMR137) à Orsay-Corbeville, United Monolithic Semiconductors à Orsay-Corbeville, Alcatel Space Industries à Toulouse, Thalès Air Defence à Ymare, Thalès Electron Devices à Vélizy, Thales Research and Technologie (Palaiseau), LIRMM (UMR CNRS, Université de Montpellier 2), CEA – SACLAY (Gif sur Yvette), IMS (UMR5218, Talence), CEA-LETI (Grenoble)

#### ***Laboratoires internationaux***

Université Technique de Sofia (Bulgarie), Université Gh. Asachi à Iasi (Roumanie), Ecole Polytechnique de Tunisie à La Marsa (Tunisie), Ecole Nationale d'Ingénieurs de Tunis, Université de Cantabrie à Santander (Espagne), Université Technique de Berlin (Allemagne), ACCO-USA à Littleton (Etats-Unis), School of Electrical Engineering, Information Technology and Maths SEEITM (University of Surrey, GB)

## **4 – Contrôle des connaissances**

L'obtention de la spécialité Recherche ESA doit garantir que l'étudiant diplômé a acquis de façon satisfaisante les compétences requises pour pouvoir poursuivre une formation doctorale ou être ingénieur de recherche dans le domaine de l'électronique associée aux systèmes autonomes. Dans cet esprit, le mécanisme de compensation entre les différentes UE est conditionné à l'obtention d'une note minimale dans chacune d'elles. Ce principe est commun à l'ensemble de la mention.

A l'issue du M2, dont l'entrée est conditionnée par la validation des deux semestres du M1 ou par celle d'une formation équivalente, le diplôme de Master Mention Informatique et Ingénierie des Systèmes Complexes, Parcours Electronique des Systèmes Autonomes (ESA) est attribué si l'une des conditions suivantes est remplie :

- la note de chaque UE (unité d'enseignement) est supérieure ou égale à 10/20
- la note de chaque UE est supérieure ou égale à 8/20 et la moyenne des différentes UE, hors stage est supérieure ou égale à 10/20.

Les UE de Tronc Commun et les UE de Spécialité, le Projet d'Initiation à la recherche et le stage sont validés par contrôle terminal.

Chaque UE est affectée d'une valeur en crédits européens ECTS. L'échelle des valeurs en crédits européens est identique à celle des coefficients. Les unités d'enseignements et les crédits correspondants sont acquis et capitalisables, si l'étudiant y a obtenu une note supérieure ou égale à

10/20. Chaque semestre correspond à 30 crédits et chaque année à 60 crédits. La deuxième année du parcours Recherche-ESA est validée dans son ensemble.  
L'obtention du diplôme du parcours Recherche-ESA confère les 60 crédits correspondants au M2.

Type d'UE	Nombre d'unités d'enseignement	Nombre heures/module	Nombre crédits ECTS/module
Tronc commun	5	20	3
Spécialité	4	20	3
Droit des entreprises	1	20	3
Anglais	1	20	3
Mini-projet	1	Environ 150 h	7
Stage	1	4 à 6 mois	20

## 5 - Rattrapage

La première session regroupe les notes des épreuves des UE et du Projet d'Initiation à la recherche. Une deuxième session est organisée en juin pour les épreuves ayant donné lieu à une note inférieure à 8/20 ou pour les UE spécifiées par le jury si l'étudiant a une moyenne partielle (UE et mini projets) inférieure à 10/20 et aucune note inférieure à 8/20. Les notes obtenues à cette deuxième session remplacent celles de la première pour les matières concernées.

Une note inférieure à 8/20 au stage implique un échec au M2.

Le jury est souverain pour déclarer l'admission d'un étudiant à suivre le Master et pour délivrer le diplôme.

## 6 - Calendrier

UE fondamentales      octobre à décembre

UE Spécialité          décembre à février

Mini-projet            mars

Stage                    avril à septembre

### **RESPONSABLE DU MASTER Mention Informatique et Ingénierie des Systèmes Complexes : Professeur Philippe GAUSSIER**

Contact :      Université de Cergy-Pontoise / UFR des Sciences et Techniques  
Département des Sciences Informatiques  
2 rue Adolphe Chauvin – 95302 Cergy-Pontoise Cedex

**Secrétariat MASTER parcours recherche ESA: Anthony Carqueijeiro**  
**E.N.S.E.A.**  
**6, avenue du Ponceau**  
**95014 Cergy-Pontoise Cedex**  
**Email : masteresa@ensea.fr**  
**TEL: 01 30 73 62 63    FAX : 01 30 73 66 27**

**Renseignements pédagogiques : Emmanuelle BOURDEL**  
**Email : bourdel@ensea.fr**

**Site web :**  
**<http://www-etis.ensea.fr/index.php/electronique-des-systemes-autonomes.html>**

<b>UNITE D'ENSEIGNEMENT TRONC COMMUN</b>
--

5 UEF

- UEF ESA1 Conception et modélisation en VHDL (M. Karabernou)
- UEF ESA2 Architectures de traitement pour les systèmes embarqués (O. Romain)
- UEF ESA3 Capteurs intégrés/gestion de l'énergie (O. Romain)
- UEF ESA4 Systèmes d'exploitation pour architectures logicielles/matérielles (F. Ghaffari)
- UEF ESA5 Communications embarquées (R. Sobot)

<b>UNITÉ D'ENSEIGNEMENT SPÉCIALITÉ</b>
--

Choisir 4 UEC parmi :

- UEC-ESA 1 Communication dans les systèmes hétérogènes (E. Bourdel, P.Lecoy)
- UEC-ESA 2 Méthodologie de conception de systèmes hétérogènes (C. Duperrier)
- UEC-ESA 3 Traitement de l'information et systèmes embarqués temps réel (A. Histace, O. Romain)
- UEC-ESA 4 Systèmes électroniques implantables (R. Sobot)
- UEC-ESA 5 Interactions des systèmes électroniques complexes avec le vivant (Florian Kölbl)
- UEC-ESA 6 Vers des systèmes embarqués efficaces en énergie
- UEC-ESA-SIC 1\* Systèmes avancés de transmission de données (\* commune avec SIC) (M. Ariaudo)
- UEC-ESA-SIC 2\* Fiabilité des architectures électroniques numériques et analogiques (F. Ghaffari)
- UEC-ESA-SIC 3\* Architectures des systèmes reconfigurables (\* commune avec SIC)

## Contenu des enseignements par module du M2 de la spécialité Recherche-ESA

Chaque UE dure 20h et correspond à 3 ECTS.

### **UNITES D'ENSEIGNEMENT FONDAMENTALES :**

**UEF-ESA 1 : Conception et modélisation en VHDL** – Responsable : Si Mahmoud Karabernou – ETIS, ENSEA

Ce module présente le flot et la méthodologie de conception des circuits numériques pour le traitement de l'information. Les différents types de circuits (ASIC, CPLD, PLA, FPGA) sont présentés. Les outils de conception assistée par ordinateur sont présentés ainsi que les langages de description et modélisation de matériel tel que VHDL, HandelC, Verilog.

Des applications de description en VHDL de quelques circuits simples puis leur simulation, synthèse et implémentation sur des cartes cibles à base de FPGA seront développées.

**UEF-ESA 2 : Architectures de traitement pour les systèmes embarqués** -  
Responsable : Olivier Romain – ETIS, UCP

L'objectif de ce module de tronc commun est de donner aux étudiants du Master les bases générales des architectures de traitement numérique : architectures câblées vs architectures programmées, architectures des unités de traitement (processeurs CISC, processeurs RISC, processeurs DSP, processeur GPU).

- *Classification des architectures de traitement*
- *Evaluation des performances des unités de traitement*
- *Les concepts généraux*
  1. *CISC / RISC / DSP*
  2. *Pipeline, super-pipeline*
  3. *Architectures scalaires et super-scalaires*
  4. *Architectures VLIW*
  5. *Architectures GPU*
- *Programmation des unités de traitement*

**UEF-ESA 3 : Capteurs intégrés/gestion de l'énergie** – Responsable : Olivier Romain – ETIS, ENSEA

L'UE capteur et gestion de l'énergie a pour objectif de donner à l'étudiant un panorama des recherches en cours dans le domaine des capteurs implantables ultra low power et de la récupération d'énergie. L'UE est dispensée sous forme de conférences par des intervenants majoritairement extérieurs, dont les domaines couvrent la micro-électronique, l'instrumentation, la modélisation, les transmissions RF et le traitement de l'information. Les cours sont illustrés par des résultats de recherche et des solutions industrielles. Cette UE a la particularité d'être mutualisée avec le Coursus Master Ingénieur Biosan.

**UEF-ESA 4 : Systèmes d'exploitation pour architectures logicielles/matérielles** –  
Responsable : Fakhreddine Ghaffari, ETIS, UCP

Ce module s'intéresse au contrôle et à la gestion des plateformes embarquées temps réel à travers l'étude des systèmes d'exploitation temps réel (RTOS: Real Time Operating System) et de leur programmation. Nous y étudierons le modèle de programmation d'applications temps réel, les principales caractéristiques et la comparaison de ces systèmes d'exploitation ainsi que les politiques d'ordonnancement existantes dans la bibliographie monoprocesseur et multiprocesseur. Nous terminerons le module par une réflexion sur le passage des OS du logiciel vers le matériel,

notamment pour gérer au plus près les plateformes reconfigurables dynamiquement.

- composition d'un OS en services
- classification et comparaison des OS existants
- Etude de la littérature sur l'implémentation matérielle des OS
- Exploration et conception d'OS dédié au domaine des MPSoC
- Les OS pour les systèmes reconfigurables

## **UEF-ESA 5 : Communications embarquées - Responsable : Robert Sobot, ETIS, ENSEA**

Après un rappel concernant la mise en forme des signaux à transmettre (modulation, filtrage), le cours s'orientera principalement sur l'étude du front-end RF d'une chaîne d'émission/réception. Les caractéristiques des circuits utilisés dans les systèmes autonomes doivent répondre à des contraintes de taille, coût, consommation et performances. Les architectures et les circuits sont donc présentés.

Ce cours s'articule autour des parties suivantes :

1. architecture d'un émetteur/récepteur
2. contraintes et conception des circuits analogiques : réseau d'adaptation, amplificateur RF, oscillateur- étage mélangeur RF, et décodeur
3. influence des caractéristiques des circuits sur la qualité.

Un TP illustre ce cours et permet de concevoir et de simuler des circuits analogiques.

### **Prérequis :**

Notion de base sur les circuits analogiques et les modulations numériques

## **UNITES D'ENSEIGNEMENT COMPLEMENTAIRES (choisir 4 parmi 9):**

### **UEC-ESA 1 : Communication dans les systèmes hétérogènes Responsables : Emmanuelle Bourdel, Pierre Lecoy - ETIS, ENSEA.**

Les réseaux d'interconnexions répondent au besoin de communications entre blocs au sein des systèmes intégrés sur puce. Ils représentent les principaux facteurs limitatifs des performances des futurs systèmes sur puce.

L'objectif de ce cours est de fournir les éléments théoriques et les briques technologiques permettant de modéliser les différentes architectures d'interconnexions dans les systèmes hétérogènes. Il abordera en particulier :

- La présentation des interconnexions classiques de type bus
- La définition des paramètres nécessaires à une modélisation niveau système des réseaux d'interconnexions
- L'étude des technologies émergentes pressenties comme solutions potentielles pour les futurs systèmes hétérogènes comme par exemple les réseaux d'interconnexions RF (RF-NoC, RF-Network on Chip) ou les réseaux d'interconnexions optiques (O-NoC).

### **UEC-ESA 2 : Méthodologie de conception de systèmes hétérogènes**

Responsable : Cédric Duperrier - ETIS, ENSEA.

La conception des systèmes sur puce, de type SoC (System on Chip) ou SiP (System in Package), qui intègrent l'ensemble de la chaîne de traitement qui va du capteur à l'actionneur en passant par le traitement, ne peut se faire uniquement sur l'expérience d'un savoir faire. La complexité de tels systèmes nécessite des outils et des méthodes de conception à haut niveau d'abstraction, permettant une simulation du système et sa validation avant toute réalisation.



Cette simulation est elle même complexe puisqu'elle se base sur des modélisations multi-domaines (électrique, mécanique, optique, ...), multi-technologies (CMOS, AsGa, GaN, ...) ou multi-niveaux (électrique, structurel, fonctionnel, ...).

Ce cours porte sur l'apprentissage des méthodologies sous-jacentes à la conception de ces systèmes sur puces. Il abordera notamment :

- La définition des SoC et des SiP et les différences qui les caractérise.
- Les langages de description multi-domaine, multi-technologies, multi-niveau, principalement VHDL-AMS, mais aussi SystemC-AMS.
- La définition des niveaux des modèles.
- L'interopérabilité des modèles, et notamment l'utilisation de modèles niveau circuit dans une simulation au niveau système.
- La modélisation d'un système hétérogène complet en vue de sa réalisation

### **UEC-ESA 3 : Traitement de l'information et systèmes embarqués temps réel -**

Responsables : Aymeric Histace – ETIS, ENSEA et Olivier Romain - ETIS, UCP

Ce module s'intéresse aux méthodologies de conception d'architecture de traitement pour des applications liées à la vision par ordinateur et à la radio logicielle. Cette UE comprend à la fois des cours de traitement d'image et des cours de méthodologie d'exploration architecturale à haut niveau de type System Level Design – SLD et High Level Synthesis – HLS.

Ce cours abordera les notions de :

- - Traitement d'image
- - SDR
- - Exploration architecture
- - Modélisation
- - Méthodologie type System Level Design - SLD
- - Méthodologie type High Level Synthesis - HLS

### **UEC-ESA 4 : Systèmes implantables - Responsable Robert Sobot, ETIS, ENSEA**

Un système embarqué implantable est un concept très important dans des applications biomédicales pour la surveillance des signes vitaux en temps réel. Les systèmes implantables sont destinés à fonctionner à l'intérieur d'un être vivant. Le cours s'orientera principalement sur l'étude des contraintes de l'architecture et la conception d'un système implantable pour, par exemple, la surveillance cardiaque.

Ce cours s'articule autour des parties suivantes :

1. les capteurs et l'interface,
2. le dispositif de commande,
3. l'émetteur-récepteur RF, et
4. la récupération d'énergie et l'unité de gestion de puissance.

Un TP illustre ce cours et permet la conception et la simulation des circuits analogiques.

**Prérequis :**

UEF-ESA 5

## **UEC-ESA 4 : Interactions des systèmes électroniques complexes avec le vivant** - Responsable Florian Kölbl, ETIS, UCP

Ce module s'intéresse aux interactions entre les systèmes électroniques et le vivant, et bien en écho au module Interfaces électronique/vivant. Certaines cellules biologiques (neurons, cellules musculaires, certaines cellules pancréatiques...) ont une activité électrique permettant soit l'acquisition et l'interprétation de bio-potentiels, soit leur stimulation par des dispositifs électroniques. De nombreux systèmes thérapeutiques (implants type pacemakers par exemple) ou des interfaces cerveau machine (BCI) sont à ce jour basés sur ces principes. D'autres interactions, notamment entre les cellules et les champs électromagnétiques sont également au cœur d'enjeux de sociétés avec le développement des dispositifs de communication.

Ce cours traitera entre autre de(s) :

- notions de base d'électrophysiologie
- électrodes - physique des interfaces
- interface électronique/vivant
- interfaces cerveau/machines
- réseaux de neurones
- couplage neurones artificiels/vivants
- effet des champs électromagnétiques sur le vivant

## **UEC-ESA : Vers des systèmes embarqués efficaces en énergie**

Responsable : Jordane Lorandel - ETIS, UCP.

La consommation énergétique est devenue un critère majeur durant la conception de système, particulièrement lors que ce système est embarqué, avec une source d'énergie limitée. Les systèmes actuels sont de plus en plus complexes afin de pouvoir atteindre un haut niveau de performance.

Pour supporter cette complexité croissante, des circuits reconfigurables comme les FPGAs peuvent s'avérer être une solution opportune avec leur grand nombre de ressources et leur flexibilité. Dans ce contexte, l'objectif de ce cours est d'identifier les problématiques de l'évaluation de la consommation dans l'optique de mieux appréhender les manières d'optimiser la consommation d'un circuit numérique. Pour cela, on dressera un état de l'art sur :

- les techniques permettant de réduire et d'estimer la consommation dans un circuit numérique,
- les outils et plateformes académiques / industriels intégrant la dimension énergétique dans un flot de conception.

Un accent particulier sera mis sur l'estimation de la consommation de circuits logiques reconfigurables de type FPGA.

## **UEC-ESA-SIC 1\* : Systèmes avancés de transmission de données -**

Responsable : Myriam Ariaudo - ETIS, ENSEA (\*UE commune à la spécialité SIC)

Ce cours présente dans un premier temps des méthodes permettant d'améliorer les performances des circuits analogiques d'une chaîne de transmission (linéarisation d'amplificateur, correction d'effets mémoires...). Dans un deuxième temps, ce cours s'oriente vers l'étude de systèmes plus avancés intégrant des systèmes multi-standards, multi-utilisateurs ... L'objectif est dans ce cadre d'analyser les contraintes sur les circuits et les architectures.

### **Prérequis :**

UEF-ESA 5

## **UEC-ESA-SIC 2\*: Fiabilité des architectures électroniques numériques -**

Responsables : Fakhreddine Ghaffari ETIS, UCP, Cédric Duperrier, ETIS, ENSEA (\*UE commune à la spécialité SIC)

Dans cette UEC nous étudierons la problématique de la fiabilité des circuits électroniques contre les fautes permanentes et transitoires et les solutions existantes à l'échelle industriel et académique. Nous commençons par étudier la fiabilité des transistors en mode opérationnel et nous finirons par la fiabilité des circuits reconfigurables dynamiquement tels que les FPGAs à base des mémoires SRAMs.

- Inversion des bits
- Etude des transistors en mode opérationnel (vieillesse des transistors, effet de la température, fluctuation de la tension ...)
- Analyse microstructurale (échelle atomique)
- Codes redondants (ECC, CRC, Hamming, Checksum, ...)
- Redondance matérielle (TMR, DWC ...), redondance temporelle,
- Checkpointing/Recovery

## **UEC-ESA-SIC 3\*: Architecture des systèmes reconfigurables - Responsable :** (\*UE commune à la spécialité SIC)

L'objectif de ce module est de présenter le plus largement possible les concepts technologiques et architecturaux qui permettent l'exploitation des circuits reconfigurables pour la réalisation de systèmes de traitement numérique embarqués.

- La technologie des circuits FPGA
  - Les ressources de routage
  - Les cellules de base (LE, CLB)
  - L'organisation générale des circuits FPGA
  - Les ressources spécifiques (PLL, E/S rapides, multiplieurs, mémoires)
- Introduction aux architectures de Systèmes Programmables (SOPC)
  - Les « Intellectual Properties »
  - Les processeurs reconfigurables/custom
  - Les bus embarqués
- Introduction aux systèmes auto-reconfigurables

## **AUTRES UE**

**UE-ESA-DE : Management de l'Innovation et Entrepreneuriat (3 ECTS)**

**UE-ESA-PIR : Projet d'initiation à la recherche (7 ECTS)**

Il s'agit d'effectuer la conception complète d'un système simple. Les sujets abordés sont variés et changent d'une année à l'autre. C'est essentiellement un travail de laboratoire qui se déroule sur plusieurs semaines. L'évaluation s'effectue à la fois sur la qualité de la réalisation, la clarté du rapport de projet et la prestation donnée à l'occasion d'une soutenance de projet à la fin de l'exercice.

### **UE-ESA-stage : Stage en laboratoire (20 ECTS)**

Le dernier semestre de la formation est consacré au stage en laboratoire d'une durée de six mois. Son thème et son contenu prévisionnel doivent être validés, avant qu'il ne commence, par l'équipe de formation.

Le stage doit s'effectuer dans un laboratoire de recherche situé dans une université ou une entreprise, en France ou à l'étranger. La liste des laboratoires d'accueil n'étant pas exhaustive, le stage peut se dérouler dans un autre laboratoire, sous réserve que les conditions d'accueil aient été jugées convenables par l'équipe de formation.

Un enseignant de la spécialité est désigné comme correspondant pour le stage. Il a la charge du suivi scientifique et matériel du stage. C'est lui qui détecte et transmet à l'équipe de formation tout problème qui pourrait surgir dans le déroulement du stage.

Le stage se termine par la remise d'un rapport de stage à caractère technique et scientifique et par une soutenance. Le jury de soutenance doit comporter un membre de l'équipe de formation qui préside, un autre membre de l'équipe pédagogique, l'enseignant correspondant et, dans la mesure du possible, la personne du laboratoire d'accueil qui a encadré le stagiaire.

### **UE-ESA-anglais : Anglais (3 ECTS)**

Les étudiants ont la possibilité de suivre les enseignements d'anglais disponibles sur le site.