

# Séminaire ETIS : Benoît Miramond

14 April 2015, 13:00 – 14:00

## Titre du séminaire et orateur

Conception de systèmes sur puce multicœurs et reconfigurables : une approche neuronale.  
Benoît Miramond, Université de Cergy-Pontoise, ETIS, équipe ASTRE.

## Date et lieu

Mardi 14 avril 2015, 11h.

Université de Cergy-Pontoise, site de Saint-Martin 2, amphithéâtre des colloques.

## Résumé

L'histoire combinée de la micro-électronique et de l'informatique nous a appris qu'il existe une grande différence entre les capacités de calcul atteignables par la technologie et ce que le programmeur peut effectivement en faire. Or la poursuite d'une limite dans la densité d'intégration des circuits conduit aujourd'hui à une multiplication du nombre de cœurs de calcul qui s'annonce doré et déjà exponentielle (Intel Phi, Kalray MPPA). Face à une complexité matérielle jamais atteinte et face à un changement profond dans la concurrence des traitements élémentaires, on peut alors s'interroger sur la pérennité des modèles de calcul hérités de Turing et Von Neumann et, dans les systèmes visés par ces travaux, sur l'idée même de déterminisme, condition nécessaire à une exécution sous contrainte temps réel.

Cette évolution crée les conditions appropriées à un changement de paradigme qui opposerait par exemple une approche de conception adaptative à l'approche classique prédictive. Mes travaux de recherche confrontent aujourd'hui ces deux paradigmes dans le contexte des systèmes embarqués intelligents. Je défendrai dans cette présentation l'idée que l'architecture matérielle, support de processus à tendance cognitive, ne peut plus être pensée seule et figée mais doit être considérée comme reconfigurable et faisant partie d'un système adaptatif plus global composé de capteurs, d'actionneurs, d'une source d'énergie et d'une unité de contrôle du comportement de cette entité artificielle.

Je suivrai ainsi une approche adaptée du calcul incarné, en référence à la théorie de l'Embodiment énoncée dans le domaine des sciences cognitives pour concevoir un contrôleur embarqué intelligent dont les éléments s'auto-organisent de manière à adapter l'architecture matérielle à la fois à la morphologie du système visé et à son comportement face aux variations de l'environnement. Le processus adaptatif matériel suit une approche développementale et l'apprentissage responsable de ce développement est assuré par un réseau de neurones inspiré des cartes auto-organisées dynamiques. L'un des enjeux commun à la conception de calculateurs parallèles et de systèmes neuronaux artificiels est alors la scalabilité de leur architecture, notamment lorsque la dimension de l'implémentation matérielle est considérée. Je présenterai les étapes de conception suivies depuis plusieurs années et nécessaires à l'obtention d'un tel calculateur neuronal.

