

NoC émergents, modélisation hétérogène

Mots-clés

Network-On-Chip (NoC), RF Interconnect, RF-NoC, Optical Network-On-Chip (O-NoC)

Objectifs

Ce thème de recherche est motivé par le fait que la tendance actuelle dans la conception de systèmes sur puces (SoC) est d'intégrer un très grand nombre d'unités de calcul et de mémoires sur une seule puce. Néanmoins ces architectures posent de nouveaux challenges concernant les interconnexions entre les unités de calcul. En effet, pour les futures générations technologiques, la mise à l'échelle impactera lourdement

les performances des interconnexions globales en termes de débit, latence et consommation. Nos travaux portent sur l'étude de l'apport de technologies émergentes (optique, RF), pour concevoir des réseaux d'interconnexions sur puce (ou NoC pour Network on Chip) innovants et performants afin d'assurer les communications entre les blocs numériques.

- RF-NoC :
 - Définition d'une méthodologie d'extraction de modèles pertinents au niveau circuit pour les adapter au niveau système en VHDL-AMS et définition de règle de conception afin d'optimiser l'architecture du réseau sur puce en termes de consommation, retard et bande passante.
 - Modèle physique en temporel (VHDL-AMS) d'une ligne de transmission prenant en compte les couplages magnétiques et l'effet de peau.
 - Développement d'une nouvelle architecture de communication reconfigurable intra-puce pour les systèmes embarqués utilisant le paradigme des interconnexions RF.
- O-NoC :
 - Etude d'une architecture de réseau optique sur puce à base de commutateurs optiques à anneaux résonnants actifs intégrés sur silicium

Participants

Emmanuelle Bourdel, Sébastien Quintanel, Pierre Lecoy, Lounis Zérioul, Frédéric Drillet, Mohamad Hamieh, Malak Channoufi

Projet correspondant

[ANR INS WiNoCoD](#)

Collaborations

SUPELEC Rennes, LIP6, NXP Semiconductors France