

# **Séminaire ASTRE : Mickael Cartron**

20 Mars 2012, 15:00 – 16:30

## **Titre du séminaire et orateur**

Prise en compte de contraintes de fiabilité dans un projet de design d'un circuit manycore.  
Mickael Cartron, CEA Saclay (LIST/DACLE/LFSE) Nano-INNOV.

## **Date et lieu**

Mardi 20 mars 2012, 15h.  
ENSEA, salle 318.

## **Résumé**

L'évolution technologique des circuits CMOS consistant à augmenter le niveau d'intégration pour augmenter les performances a également des conséquences négatives en termes de consommation énergétique et de fiabilité. Dans la première partie de la présentation, les problèmes de fiabilité statiques et dynamiques affectant les circuits au delà de 32 nm seront abordés : forte variabilité, vieillissement rapide, sensibilité élevée aux erreurs soft. Un panorama sera donné des approches aux niveaux circuit et architecture utilisées pour contrer ces différents problèmes. Ensuite, une seconde partie sera dédiée à un exemple de projet de design d'un circuit manycore. À l'aide de cet exemple, une approche au niveau système et architecture sera proposée pour prendre en compte des contraintes de fiabilité dans un contexte de maîtrise des coûts et de réduction des risques pour le projet.